

Décembre 1972

LRP 57/72

/

CENTRE DE RECHERCHES EN PHYSIQUE DES PLASMAS  
FINANCÉ PAR LE FONDS NATIONAL SUISSE DE LA RECHERCHE SCIENTIFIQUE

ENREGISTREUR ANALOGIQUE DE SIGNAUX

NON - RECURRENTS

J.P. Perotti

LAUSANNE

ENREGISTREUR ANALOGIQUE DE SIGNAUX

NON - RECURRENTS

J.P. Perotti

A b s t r a c t

A waveform digitizer is described which allows one to record waveforms by consecutively sampling the amplitude of the input signal at 10 nsec intervals. The 200 samples are converted into digital numbers and stored in a memory.

R é s u m é

L'appareil décrit est destiné à l'analyse de signaux non-récurrents de fréquence max. 10 MHz. 200 mesures d'amplitude consécutives sont faites à intervalles de 10 nsec au minimum.

Les valeurs digitalisées sont stockées dans une mémoire de 200 mots.

## INTRODUCTION

L'analyse de phénomènes transitoires rapides peut se faire en temps réel si l'on dispose d'un convertisseur analogique-numérique et d'une mémoire très rapides. Lorsque l'intervalle de temps alloué à chaque mesure devient trop court, une solution consiste à échantillonner le signal sur des capacités-mémoires pour ensuite convertir les tensions en valeurs numériques à l'aide d'un convertisseur relativement lent.

C'est un appareil de cette deuxième catégorie que nous allons décrire.

## CARACTERISTIQUES TECHNIQUES

Entrée analogique: 2 voies indépendantes; fréquence max. du signal: 10 MHz; amplitude  $\pm 2$  volts.

Dérive en tension continue:  $\pm 5$  mV en 4 heures.

Erreur de lecture:  $\pm 15$  mV + erreur en H.F., soit 1,5 % de l'amplitude max. jusqu'à 1 MHz, max. 3 % pour fréquences plus élevées.

Vitesse de décharge des capacités-mémoires: 10 mV par minute.

Echantillonnage: 100 points par voie; intervalle min. entre points: 10 nsec.

Les 2 voies peuvent être mises en parallèle sur le signal et une commutation simple permet de passer à 200 points à 10 nsec d'intervalle.

Résolution: dépend du convertisseur analogique-numérique utilisé.

Mémoire digitale: 200 mots.

## PRINCIPE

Figure 1- A chaque point de mesure correspond un circuit d'échantillonnage représenté par une capacité reliée au signal à analyser par un interrupteur.

Au repos, les interrupteurs sont fermés, le signal étant appliqué aux condensateurs-mémoires branchés en parallèle. Au début de la mesure, l'interrupteur correspondant au premier point s'ouvre (temps  $t_0$ ). L'amplitude du signal est alors mise en mémoire dans la capacité  $C_m 1-1$ . Au minimum 10 nsec plus tard, l'interrupteur du point 2 s'ouvre et l'amplitude du signal au temps  $t_0 + 10$  nsec peut être lue sur la capacité  $C_m 1-2$ .

La séquence d'ouverture d'un interrupteur toutes les 10 nsec se poursuit jusqu'au dernier point de mesure.

En pratique, le temps de rétention sur la capacité  $C_m 1$ , dont la valeur est inférieure à 100 pF, est trop court. On a donc recours à un deuxième échelon de capacités-mémoires branché entre les capacités  $C_m 1$  et le convertisseur analogique-numérique. L'interrupteur associé à ces mémoires secondaires n'a pas à être rapide et le condensateur peut être de valeur suffisamment grande de façon à maintenir la tension de charge pendant plusieurs secondes. On dispose donc de tout le temps nécessaire pour commuter un convertisseur relativement lent sur chaque circuit échantillonneur.

## DESCRIPTION D'UN CIRCUIT ECHANTILLONNEUR DE POINT

Figure 2- L'âme du circuit est l'interrupteur rapide Sw 1. Il se compose d'une porte à 6 diodes chargées par une capacité de 82 pF  $C_m$ .

La valeur de cette capacité est un compromis entre deux exigences contradictoires: ne pas trop charger le circuit d'entrée d'une part, d'autre part, assurer un temps de rétention assez grand pour permettre au condensateur-mémoire du deuxième échelon de se charger complètement.

Dans le système adopté, la porte à diodes étant conductrice au repos, il est seulement nécessaire de la bloquer rapidement pour assurer l'échantillonnage du signal. Cela diminue les exigences imposées au circuit de commande de la porte.

Figure 3. Schéma fonctionnel- On a, de l'entrée du signal  $V_e$  à la sortie au convertisseur analogique-numérique: un amplificateur d'entrée attaquant la porte à diodes chargée par la capacité-mémoire  $C_m$  1-1, un amplificateur Amp.2 de gain légèrement supérieur à 1, à haute impédance d'entrée, suivi d'un interrupteur Sw 2 chargeant la capacité-mémoire du deuxième échelon  $C_m$  2-1, puis un troisième interrupteur Sw 3, précédé d'un amplificateur de gain 1, qui permet de mettre le circuit en communication avec le convertisseur.

Les constantes de temps sont telles que le condensateur  $C_m$  2-1 est chargé à la tension de  $C_m$  1-1 en moins de 14  $\mu$ sec. On peut donc bloquer Sw2 15  $\mu$ sec après Sw 1. L'amplitude du signal, représentée par la tension développée aux bornes de  $C_m$  2-1, peut alors être lue par le convertisseur analogique-numérique à travers le commutateur Sw 3 qui sera actionné au moment voulu par le timing général.

Figure 4. Fonctionnement- Le signal à analyser étant appliqué à la borne  $V_e$ , le timing général envoie une impulsion "start" sur le transistor Q1. Par l'émetteur de Q1, une impulsion positive à front raide déclenche le monostable Q2 Q3 Q4 qui délivre une impulsion "porte" de

20  $\mu$ secondes de durée. Cette impulsion actionne d'une part le circuit déphaseur Q5 Q6 Q7 Q8 qui bloque la porte Sw 1 par le renversement des tensions aux bornes des diodes D30 et D34, d'autre part, le retardateur Q30 Q31. Ce dernier ouvre l'interrupteur Sw 2 15  $\mu$ sec après Sw 1 par la bascule bistable Q28 Q29.

La tension retenue sur Cm 1 = C35 est transmise par l'amplificateur à courant continu Q9 Q10 Q11 Q12 Q13 Q14 à la capacité-mémoire Cm 1-2 = C135 du deuxième échelon. Le gain de l'amplificateur est de peu supérieur à 1. Il doit compenser les pertes dues à l'insertion du pont de diodes. Une fraction de la tension rectangulaire positive de blocage de la porte à diodes est envoyée, par C28, à la capacité-mémoire C35: elle compense la tension parasite développée sur cette capacité pendant la commutation.

L'amplificateur Q109 Q110 Q111 Q112 Q113 Q114 transmet la tension de la capacité C135 au commutateur de sortie Sw 3 = Q32.

Formation du retard de 10 nsec entre les points de mesure- Sur le collecteur de Q1 (fonctionnement en avalanche), on dispose d'une impulsion négative de grande amplitude à front raide. Cette impulsion est transmise par C4 R80 à la diode D81 qui se bloque. La tension aux bornes de C81 tend à descendre vers -100 V. par R81. Cette rampe est transmise par l'émetteur-follower Q21 à la diode D84 dont la cathode est polarisée à une tension réglable V comprise entre 0 et + 15 V. Lorsque la tension sur la cathode de D84, combinaison de la rampe et d'une tension continue, passe par zéro, le transistor Q22 devient conducteur et produit, sur son collecteur, une impulsion positive qui est l'impulsion "start" du circuit échantillonneur suivant. Le retard minimum de 10 nsec peut être allongé en modifiant la tension continue de la cathode de D85. Le jitter, avec 200 circuits en cascade, est faible. R86 D86 assurent le blocage du transistor Q22 au repos (oscillogramme Fig. 6).

Lecture de la tension des capacités-mémoires- Toutes les sorties des commutateurs Sw 3 sont en parallèle sur l'entrée du convertisseur analogique-numérique. Chaque capacité est connectée à tour de rôle par le basculement du bistable Q33 Q34 Q35 Q36 qui débloque le transistor à effet de champ Q32 = Sw 3.

Les 200 bistables des circuits échantillonneurs sont interconnectés de façon à former un compteur en anneau de 200 pas: A est relié à D du circuit suivant, B à C; la remise à zéro générale est faite par la borne R; le premier circuit reçoit une impulsion de "lecture" sur la borne S, les circuits suivants sont raccordés au convertisseur en pulsant la borne P de tous les bistables.

#### L'APPAREIL COMPLET

Figure 5- L'ensemble des entrées des 200 circuits échantillonneurs est câblé en 20 groupes de 10 en parallèle. Chaque groupe est relié à l'amplificateur général Voie 1 ou Voie 2 par un câble coaxial terminé par sa résistance caractéristique côté entrée.

Le convertisseur analogique-numérique et la mémoire sont commandés par le circuit de timing général, lui-même amorcé par une impulsion "start" extérieure.

Réglages- Chaque circuit échantillonneur est pré-réglé sur un banc d'essai. Avec entrée court-circuitée, les potentiomètres R14, R42, R33 sont réglés pour obtenir une tension nulle à la sortie de Q114. Ensuite, on applique à l'entrée Ve des impulsions rectangulaires calibrées. Simultanément, on déclenche la mise en mémoire de l'amplitude. La tension de sortie est lue sur Q114 par un voltmètre digital. Avec une impulsion étalon de + 2 V. crête, on règle R50. Avec - 2 V. crête, on règle C26. Le réglage C28 est fait "in situ" pour tenir compte de l'effet perturbateur des circuits voisins.

RESULTATS

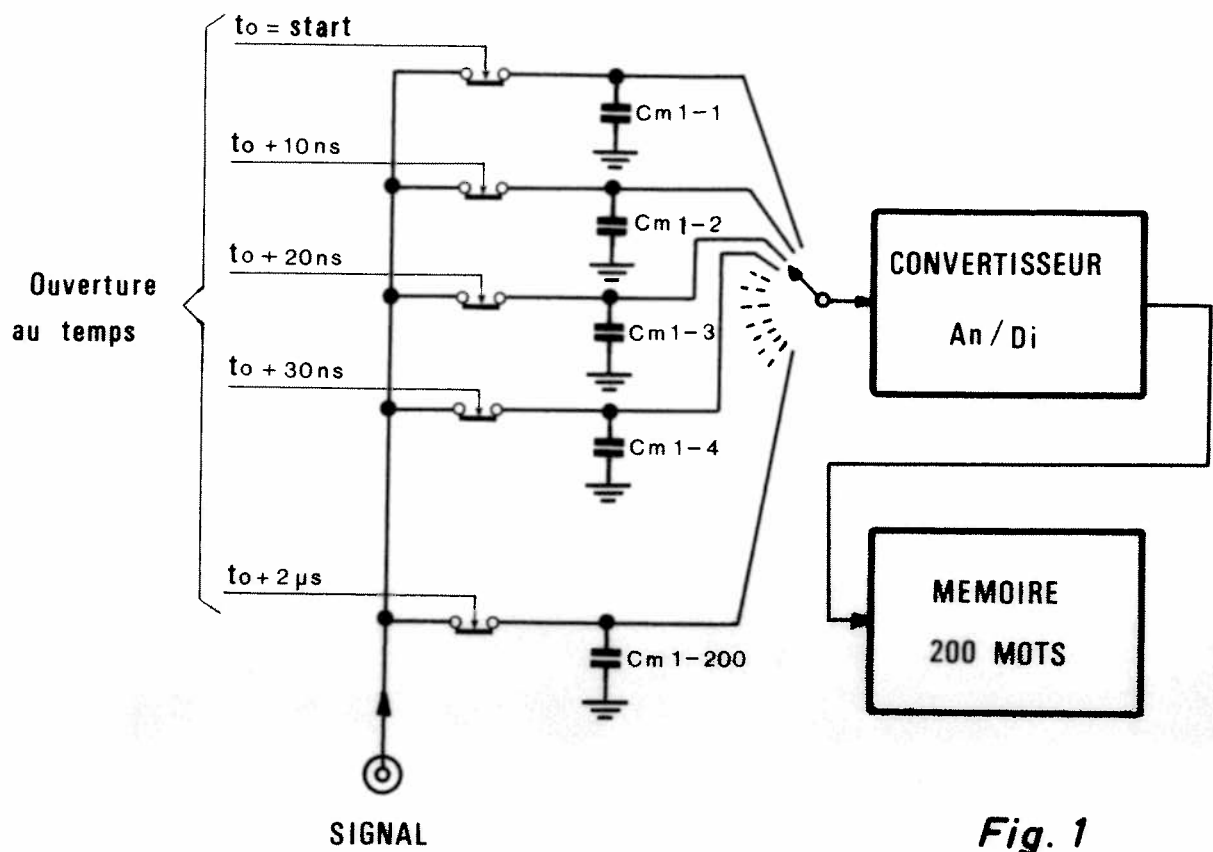
Les oscillogrammes ont été pris  $\frac{1}{2}$  heure après la mise sous tension de l'appareil. Pour la fig. 6, l'oscilloscope est déclenché par le start du point 1, la trace observée étant le start du circuit 200. Les autres oscillogrammes montrent la tension à l'entrée du convertisseur analogique-numérique à l'exception de la fig. 10. La durée du phénomène observé est de 1  $\mu$ sec avec 100 échantillons.



BIBLIOGRAPHIE

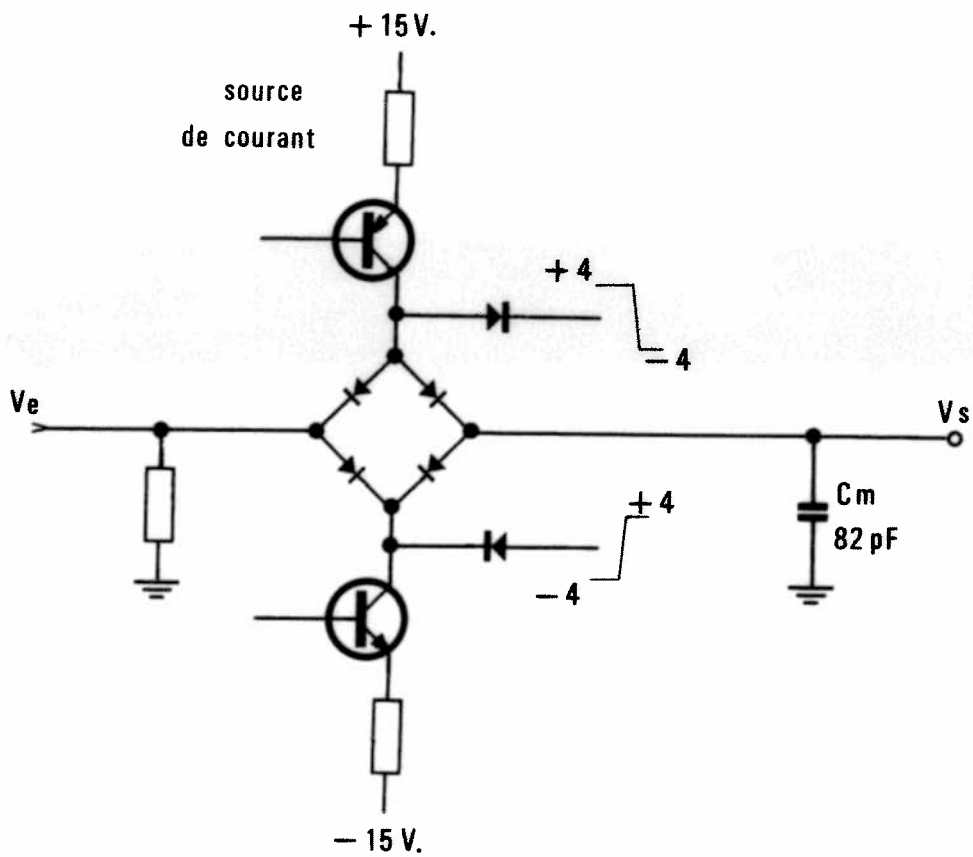
Millman and Taub: Pulse and digital circuits, transmission gates,  
p. 429 et suivantes.

Electronic Engineering, juin 1966: B.D. Rakovich: A high efficiency  
monostable circuit using complementary transistors.



**Fig. 1**

*Schéma de principe.*



**Fig. 2**

*Interrupteur rapide Sw1.*

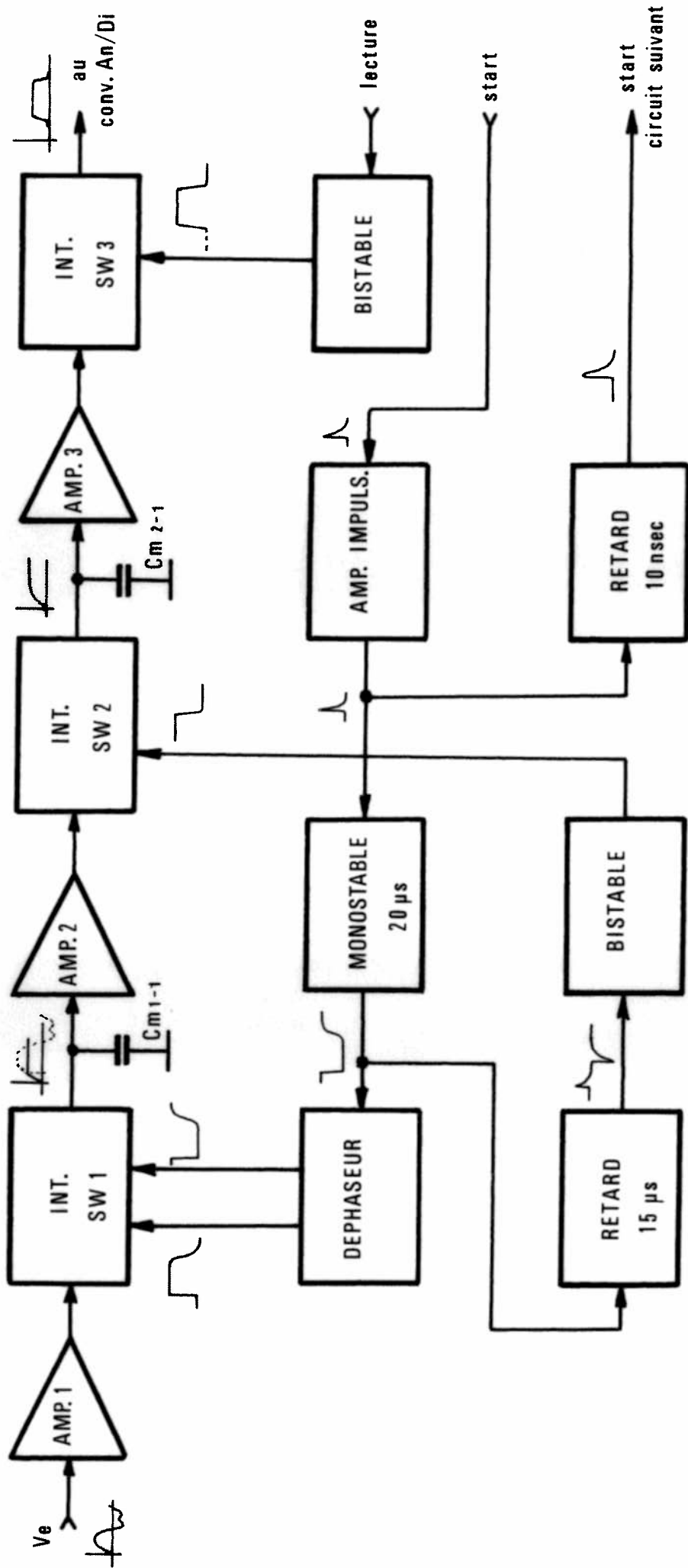
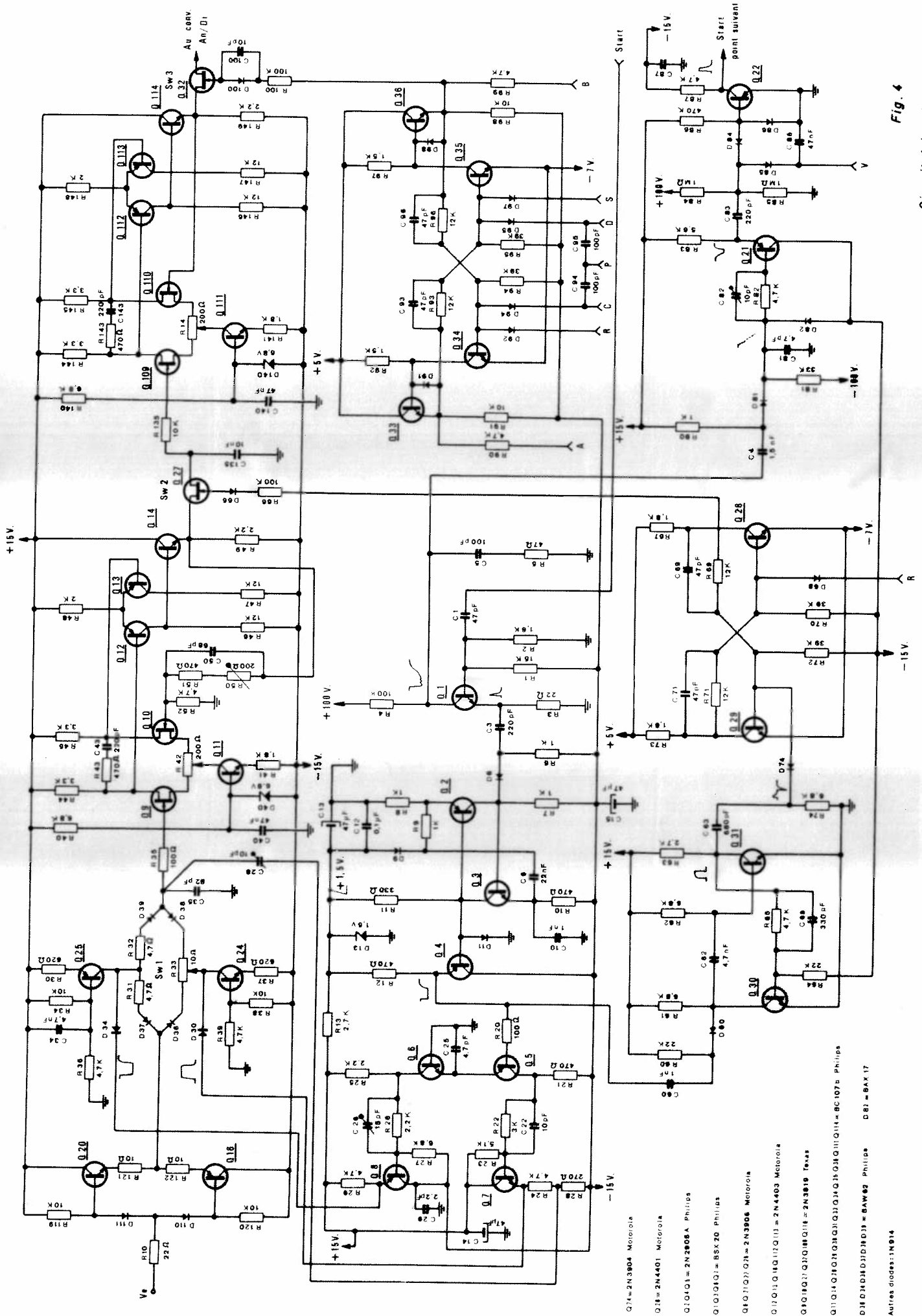


Fig. 3

*Schéma-bloc échantillonneur 1 point.*



- Q7=2N3804 Motorola
- Q8=2N4401 Motorola
- Q10,Q11=2N2905A Philips
- Q12,Q13=85X20 Philips
- Q14,Q15,Q16=2N3806 Motorola
- Q17,Q18,Q19,Q20,Q21,Q22,Q23,Q24,Q25,Q26,Q27,Q28,Q29,Q30,Q31,Q32,Q33,Q34,Q35,Q36,Q37,Q38,Q39,Q40,Q41,Q42,Q43,Q44,Q45,Q46,Q47,Q48,Q49,Q50,Q51,Q52,Q53,Q54,Q55,Q56,Q57,Q58,Q59,Q60,Q61,Q62,Q63,Q64,Q65,Q66,Q67,Q68,Q69,Q70,Q71,Q72,Q73,Q74,Q75,Q76,Q77,Q78,Q79,Q80,Q81,Q82,Q83,Q84,Q85,Q86,Q87,Q88,Q89,Q90,Q91,Q92,Q93,Q94,Q95,Q96,Q97
- Q1,Q2,Q3,Q4,Q5,Q6,Q7,Q8,Q9,Q10,Q11,Q12,Q13,Q14,Q15,Q16,Q17,Q18,Q19,Q20,Q21,Q22,Q23,Q24,Q25,Q26,Q27,Q28,Q29,Q30,Q31,Q32,Q33,Q34,Q35,Q36,Q37,Q38,Q39,Q40,Q41,Q42,Q43,Q44,Q45,Q46,Q47,Q48,Q49,Q50,Q51,Q52,Q53,Q54,Q55,Q56,Q57,Q58,Q59,Q60,Q61,Q62,Q63,Q64,Q65,Q66,Q67,Q68,Q69,Q70,Q71,Q72,Q73,Q74,Q75,Q76,Q77,Q78,Q79,Q80,Q81,Q82,Q83,Q84,Q85,Q86,Q87,Q88,Q89,Q90,Q91,Q92,Q93,Q94,Q95,Q96,Q97
- D1,D2,D3,D4,D5,D6,D7,D8,D9,D10,D11,D12,D13,D14,D15,D16,D17,D18,D19,D20,D21,D22,D23,D24,D25,D26,D27,D28,D29,D30,D31,D32,D33,D34,D35,D36,D37,D38,D39,D40,D41,D42,D43,D44,D45,D46,D47,D48,D49,D50,D51,D52,D53,D54,D55,D56,D57,D58,D59,D60,D61,D62,D63,D64,D65,D66,D67,D68,D69,D70,D71,D72,D73,D74,D75,D76,D77,D78,D79,D80,D81,D82,D83,D84,D85,D86,D87,D88,D89,D90,D91,D92,D93,D94,D95,D96,D97
- Autres diodes=1N914

Fig. 4

Circuit échantillonneur 1 point.

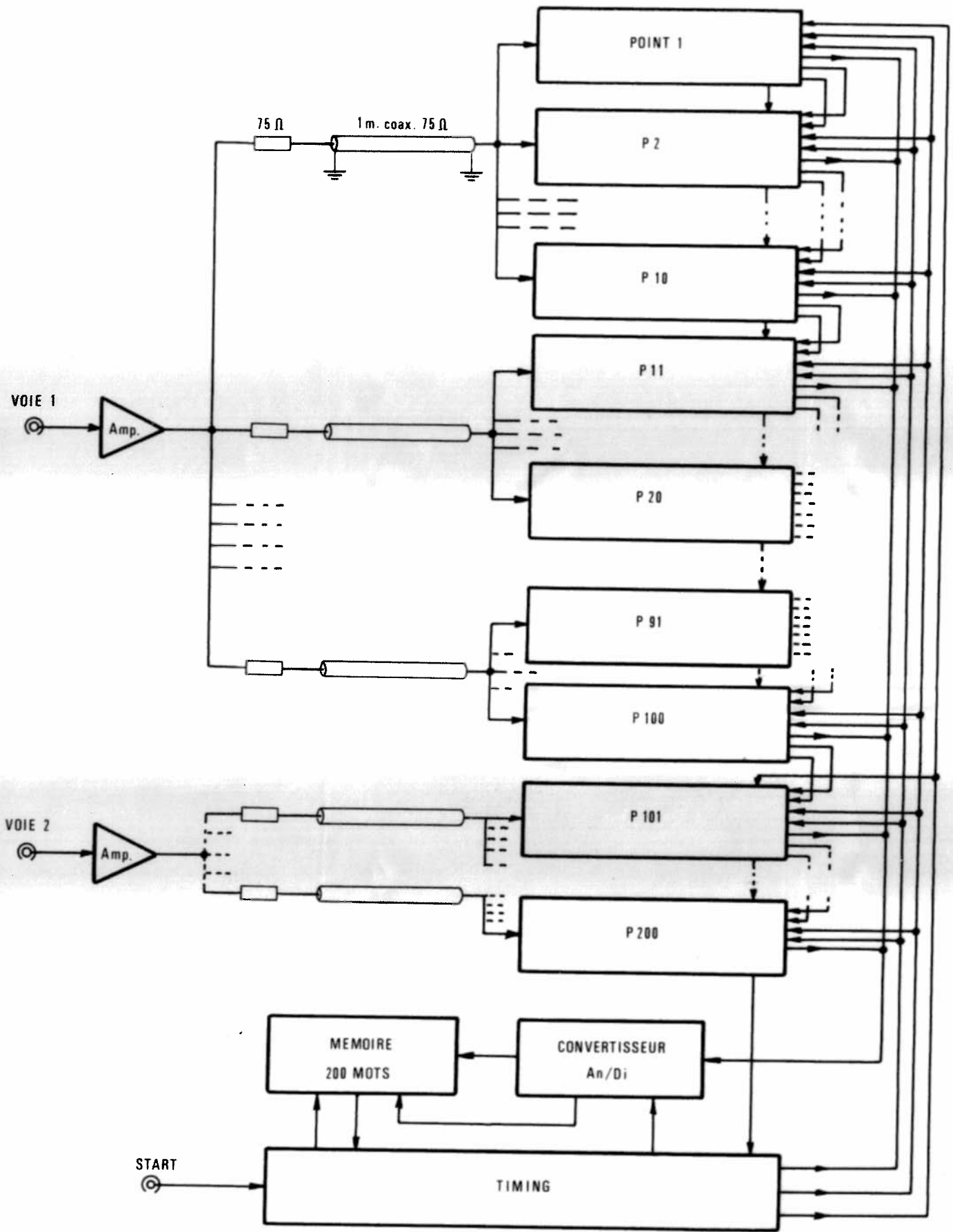


Fig. 5

Schéma-bloc d'ensemble.



Fig. 6

Jitter point 200. 10 nsec/cm

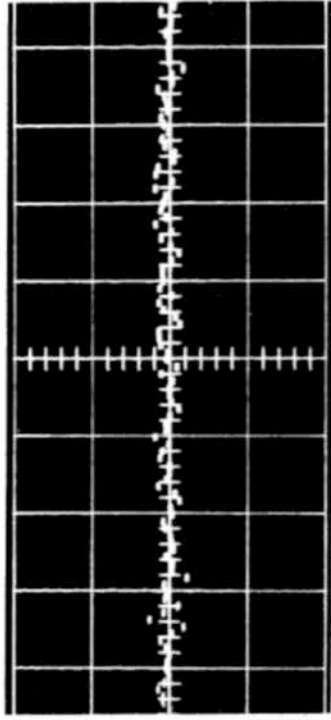


Fig. 7

Tension d'erreur avec  $V_e = 0$ : 50 mV/cm

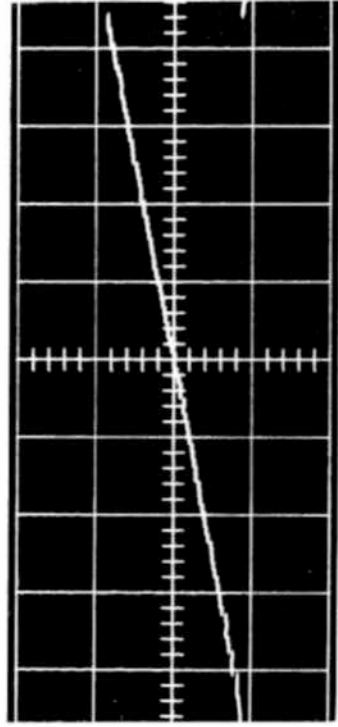


Fig. 8

Rampe  $\sim 1$  mV/nsec

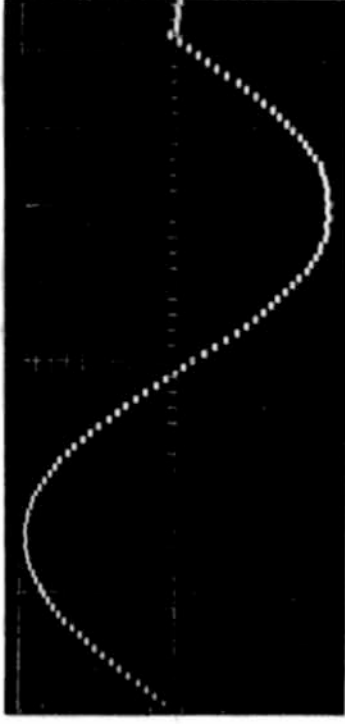


Fig. 9

Sinusoïde 1 Mhz. 1 V/cm

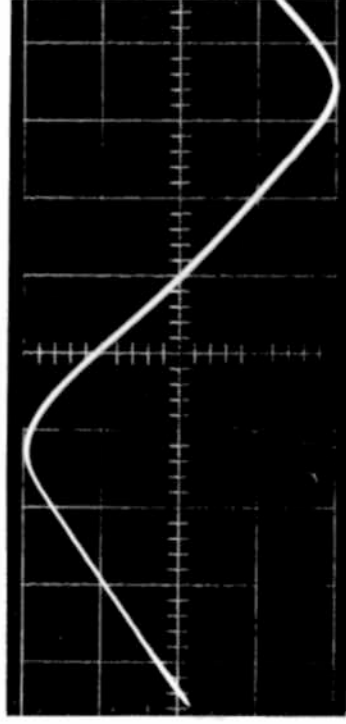


Fig. 10

Tension d'entrée triangulaire 1 V/cm

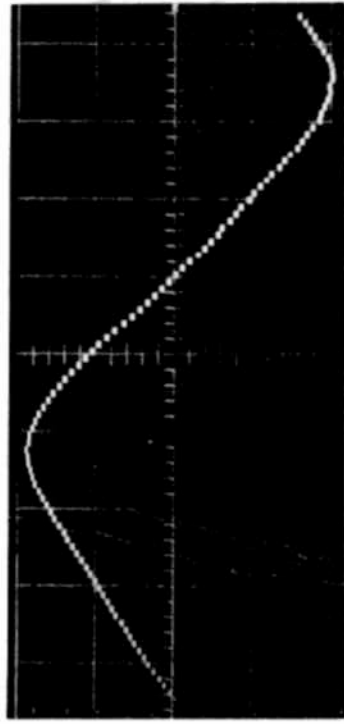


Fig. 11

Tension de sortie correspondante