

Décembre 1966

LRP 28/66

LABORATOIRE DE RECHERCHES SUR LA PHYSIQUE DES PLASMAS
FINANCÉ PAR LE FONDS NATIONAL SUISSE DE LA RECHERCHE SCIENTIFIQUE

AMPLIFICATEUR D'IMPULSIONS A CARACTERISTIQUE
LOGARITHMIQUE

J. Durand

LAUSANNE

Décembre 1966

LRP 28/66

AMPLIFICATEUR D'IMPULSIONS A CARACTERISTIQUE
LOGARITHMIQUE

J. Durand

Abstract

An apparatus is described which transforms a signal into one which is proportional to its logarithm by means of a circuit having many diodes. The circuit is very simple in concept; however, by virtue of low enough impedances it has a very small risetime (smaller than 50 ns). Auxiliary circuits such as a preamplifier, an input divider, an inverter and a circuit which gives the difference between two logarithms are also described.

Lausanne

1. Introduction

Il arrive souvent que des signaux lumineux émis par une décharge électrique de courte durée varient de plusieurs ordres de grandeur durant le phénomène observé. Il est alors utile, pour éviter de multiplier les oscilloscopes, de disposer d'un amplificateur logarithmique.

Les divers amplificateurs logarithmiques que l'on trouve dans la littérature (1), (2) se rattachent à deux types d'appareils :
Premièrement les appareils à grands temps de réponse utilisant le principe de la résistance variable (fig. 1) avec ou sans diodes. Un exemple typique de ce système est l'enregistreur logarithmique avec sa résistance étalon shuntée par une série de prises de courant intermédiaires.

Deuxièmement, un autre type d'élément qui utilise la caractéristique logarithmique d'une diode. Dans le cas des semi-conducteurs, cela conduit à des circuits très compliqués de (3) à (5) si l'on désire une bonne précision. Il est en effet alors indispensable de stabiliser exactement la température et de disposer de contre-réactions très étudiées pour placer l'élément logarithmique dans ces conditions absolument constantes (5).

Nous avons construit un amplificateur logarithmique simple, basé sur le principe de la fig. 1, mais prévu avec des résistances assez faibles pour que le temps de montée soit réduit à moins de 50 nsec.

2. Element logarithmique

Le montage de la fig. 1 donne une fonction (tension d'entrée \rightarrow tension de sortie) constituée d'une série de segments de droites définis par :

$$V_S = \frac{V_E + \sum_1^{NM} \frac{R}{A(N)} V(N)}{1 + \sum_1^{NM} \frac{R}{A(N)}}$$

dans le domaine $V(N) < VS < V(N+1)$.

En donnant des valeurs convenables à $R/A(N)$ et $V(N)$, on peut approximer toute fonction à courbure négative, donc en particulier

$$VS = X \cdot \log \left(\frac{VE}{Y} \right)$$

où X et Y sont deux constantes données par les conditions du problème. Les calculs sont faits en imposant que la valeur du VS donnée par les segments de droites ne s'éloignent jamais de plus de 3 pourcents de la valeur du logarithme.

La caractéristique courant-tension des diodes dans le sens conducteur doit être comprise dans les valeurs $A(N)$ et $V(N)$ calculées. En pratique, il suffit d'approximer la caractéristique par une différence de potentiel interne et une résistance (fig. 2). Ces 2 paramètres sont choisis pour chaque élément du circuit afin de l'adapter à son domaine de courant.

Le domaine de tension utilisable est limité du côté des valeurs élevées par l'amplificateur qui précède l'élément logarithmique et du côté des faibles tensions par la stabilité de la caractéristique des diodes. Nous avons choisi 30 volts pour la valeur de VE maximum et 0,3 volt pour celle de VE minimum. La dynamique du système est donc de 100.

Le point initial, pour le calcul des $A(N)$ et $V(N)$ est choisi de façon à avoir $A(0)$ infini pour la valeur de VE minimum. Le calcul par approximation successive a été exécuté sur la machine IBM 7040 de l'Université de Lausanne (voir Annexe). Il donne les valeurs suivantes pour les points d'intersection des segments de droites et de la courbe logarithmique.

VE(N)	VS(N)	R/A(N)
0.315	0.315	0.345
0.492	0.552	1.19
0.71	1.10	2.93
0.97	2.52	7.87
1.27	4.44	22.76
1.59	18.00	76.3
1.97	60.7	

La valeur de la résistance R dépend de deux conditions contradictoires. D'une part les résistances A(N) doivent rester plus grandes que les résistances internes équivalentes des diodes pour avoir une bonne précision. D'autre part, ces résistances doivent être aussi faibles que possible pour diminuer l'effet des capacités parasites et augmenter ainsi la réponse en fréquence du système. Comme compromis, nous avons choisi la valeur $R = 1000 \Omega$, ce qui donne :

$$\begin{aligned} A(1) &= 2900 \Omega \\ A(2) &= 840 \Omega \\ A(3) &= 340 \Omega \\ A(4) &= 127 \Omega \\ A(5) &= 44 \Omega \\ A(6) &= 13,1 \Omega \end{aligned}$$

Les valeurs choisies pour les A(N) et V(N) assurent une assez bonne stabilité en température. Le seul drift important est celui de la tension interne équivalente des diodes au silicium de $2 \text{ mV}/(^{\circ}\text{C})$. Il doit être comparé à la tension de 0.315 volts du 1er élément de la chaîne, ce qui donne 0,7% par degré.

Il est possible de compenser ce drift avec le pont de résistance de la fig. 3. L'élément sensible à la température est composé de 2 diodes dans le sens conducteur. Le potentiomètre double AA permet de régler le coefficient de température sans changer le point de travail de l'élément logarithmique.

Montage

L'appareil est monté selon le schéma de principe de la fig. 4 et le schéma général de la fig. 5.

Le diviseur étalonné d'entrée ramène la tension d'entrée au niveau nécessaire pour l'amplificateur logarithmique. A la sensibilité maximum une tension d'entrée de 0.2 volt donne la tension de sortie maximum (de 2 volts) de l'élément logarithmique.

La division étalonnée est suivie d'un préamplificateur à gain variable. Ce préamplificateur commence par un cathode-follower à tube pour éviter que les perturbations ne détruisent les transistors. (Ces perturbations peuvent en effet atteindre des centaines de volts en physique des plasmas). La bande passante est de 30 MHz.

L'inverseur qui suit doit rendre le signal positif. Il se compose d'un amplificateur de une fois, avec des résistances égales sur l'émetteur et le collecteur. La sortie sur le collecteur (inversion) passe à travers un émetteur-follower pour éliminer l'influence des capacités parasites.

L'amplificateur 20 x qui suit est monté suivant le principe PNP-NPN-PNP, ce qui évite les liaisons par capacités. Il permet de fournir une impulsion positive jusqu'à + 30 V avec une linéarité meilleure que 5% et une constante de temps meilleure que 50 ns.

Les tensions d'alimentation de tous ces éléments sont maintenues constantes pendant la durée de l'impulsion par des condensateurs électrolytiques. Cette solution est utilisable du fait de la faible durée des phénomènes à étudier. Dans le cas de durées de l'ordre de la milliseconde et plus, il faudrait prévoir des amplificateurs symétriques.

Le châssis comprend deux chaînes logarithmiques identiques. Les signaux de sortie des deux chaînes peuvent être soit additionnés soit soustraits l'un de l'autre à l'aide de 2 étages inverseurs et d'un étage différence. Le coefficient de rejection de l'étage

différence est meilleur que 20 pour un temps de montée plus grand ou égal à 100 μ s.

Les alimentations +50 et -50 volts sont stabilisées avec une diode de Zener comme référence et un amplificateur attaquant un transistor série.

Résultats

La courbe de réponse en amplitude est donnée par la fig. 6. La linéarité en échelle logarithmique est meilleure que les 3% demandés. Le domaine de travail est limité, du côté des tensions élevées, par le dernier étage de l'amplificateur.

Le temps de montée pour une impulsion à front raide est meilleur que 50 nsec. (voir fig. 7).

Nous tenons à remercier ici M. Graf qui a assumé la responsabilité de la construction aussi bien du prototype que du modèle définitif de cet appareil.

Références

- (1) R.N. Alcock, Electr. Eng. p. 444 (1962)
- (2) Analog Computation, McGraw-Hill N.Y. (1960)
- (3) I. Izumi, IEEE Trans. p. 82, July 1963
- (4) M.Y. El-Ibiary, IEEE Trans. p. 22, April 1963
- (5) J.S. Lunsford, Rev. Scient. Instr. 36, 461 (1965)

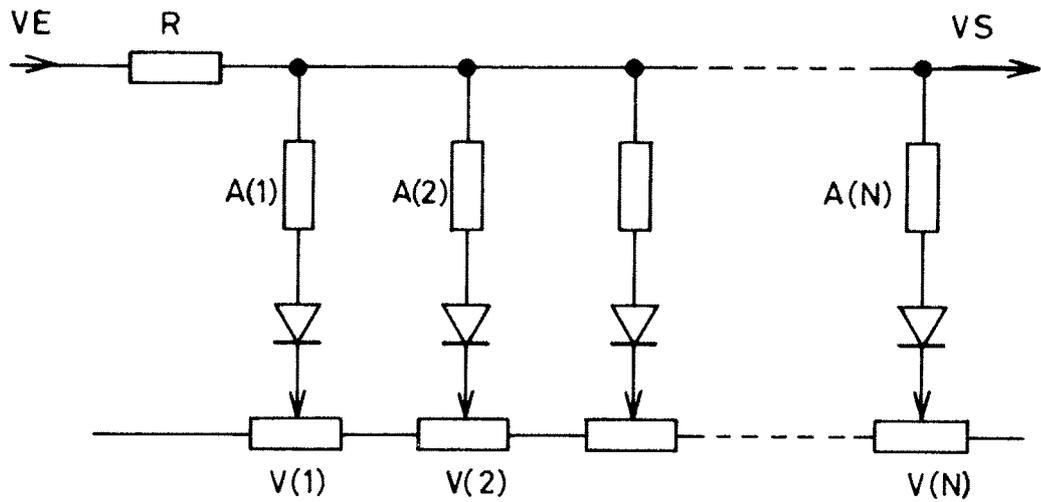


Fig.1 Principe de l'élément logarithmique

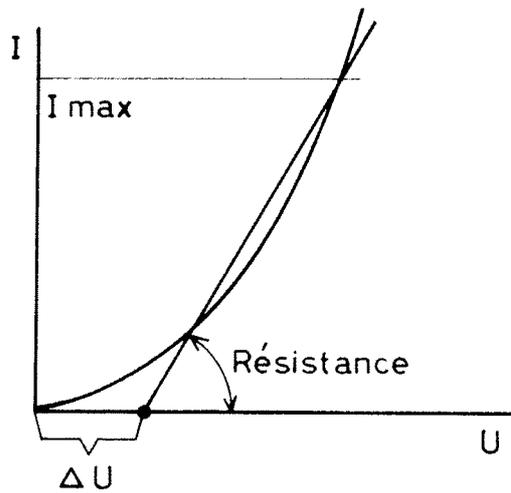


Fig.2 Caractéristique équivalente d'une diode

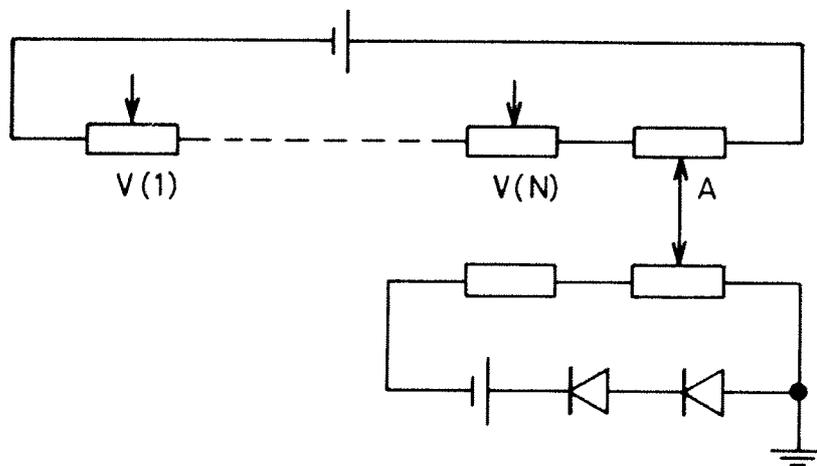


Fig.3 Compensation de température

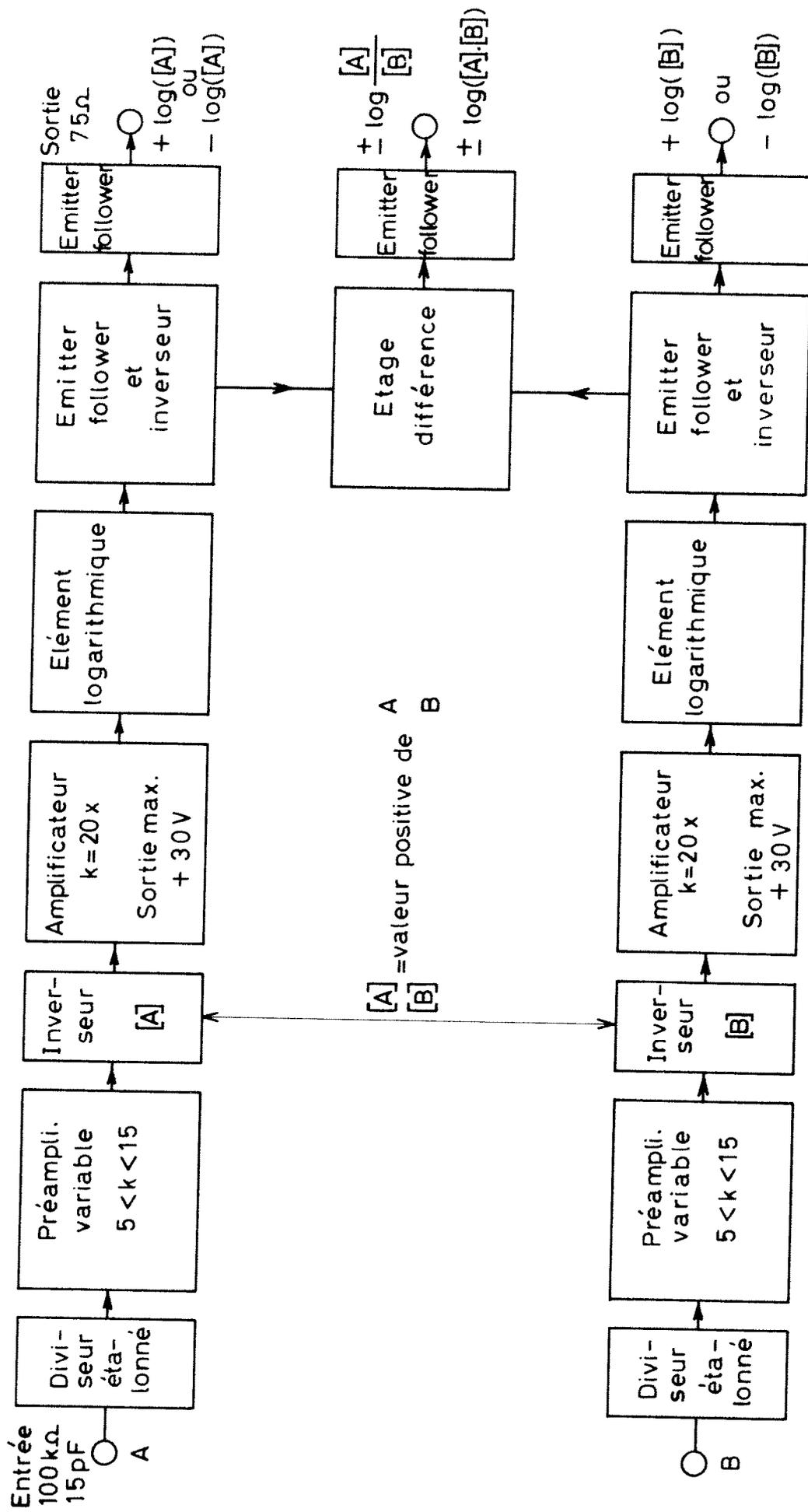


Fig 4 Schéma bloc de l'amplificateur logarithmique.

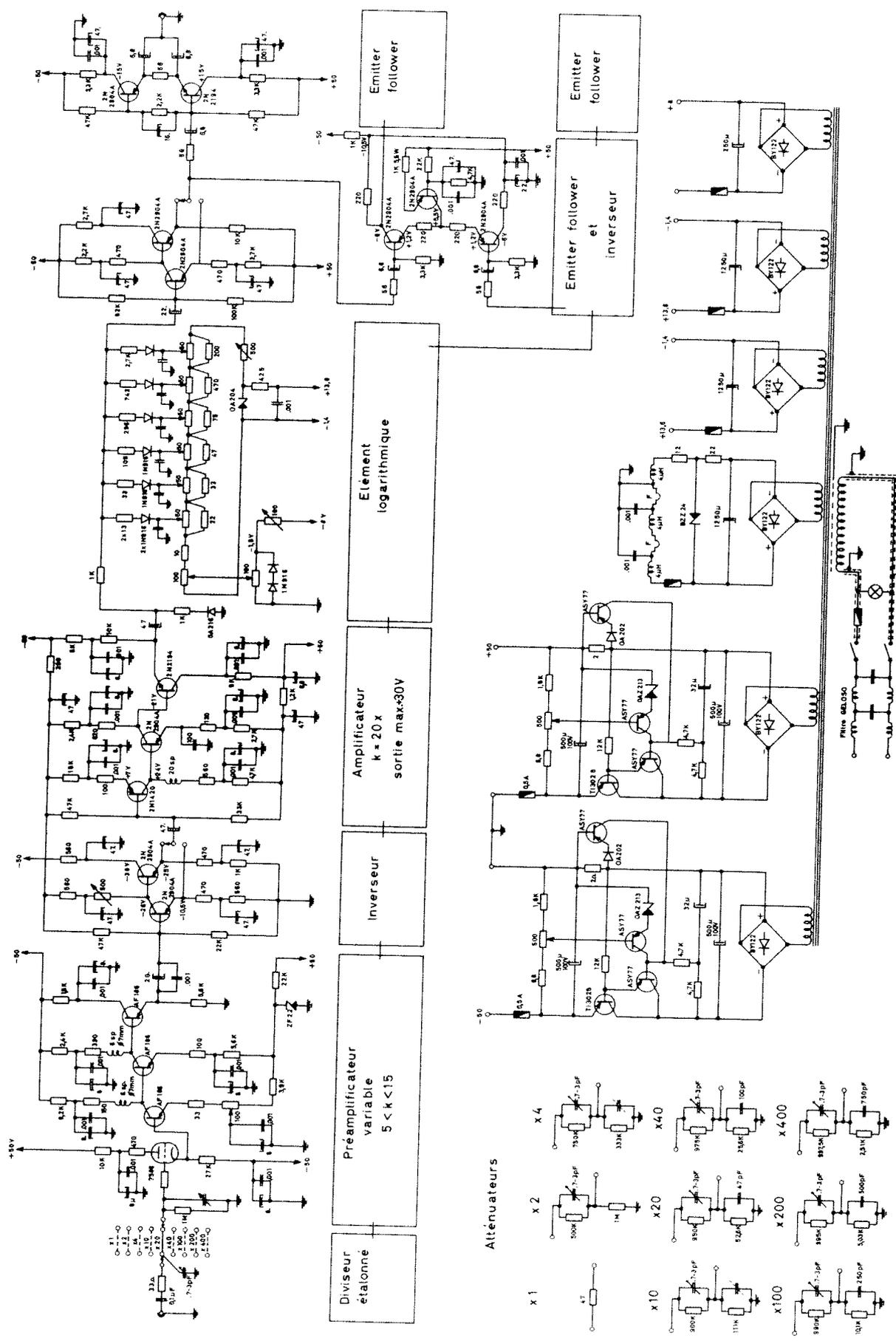


Fig.5 Schéma de l'amplificateur logarithmique

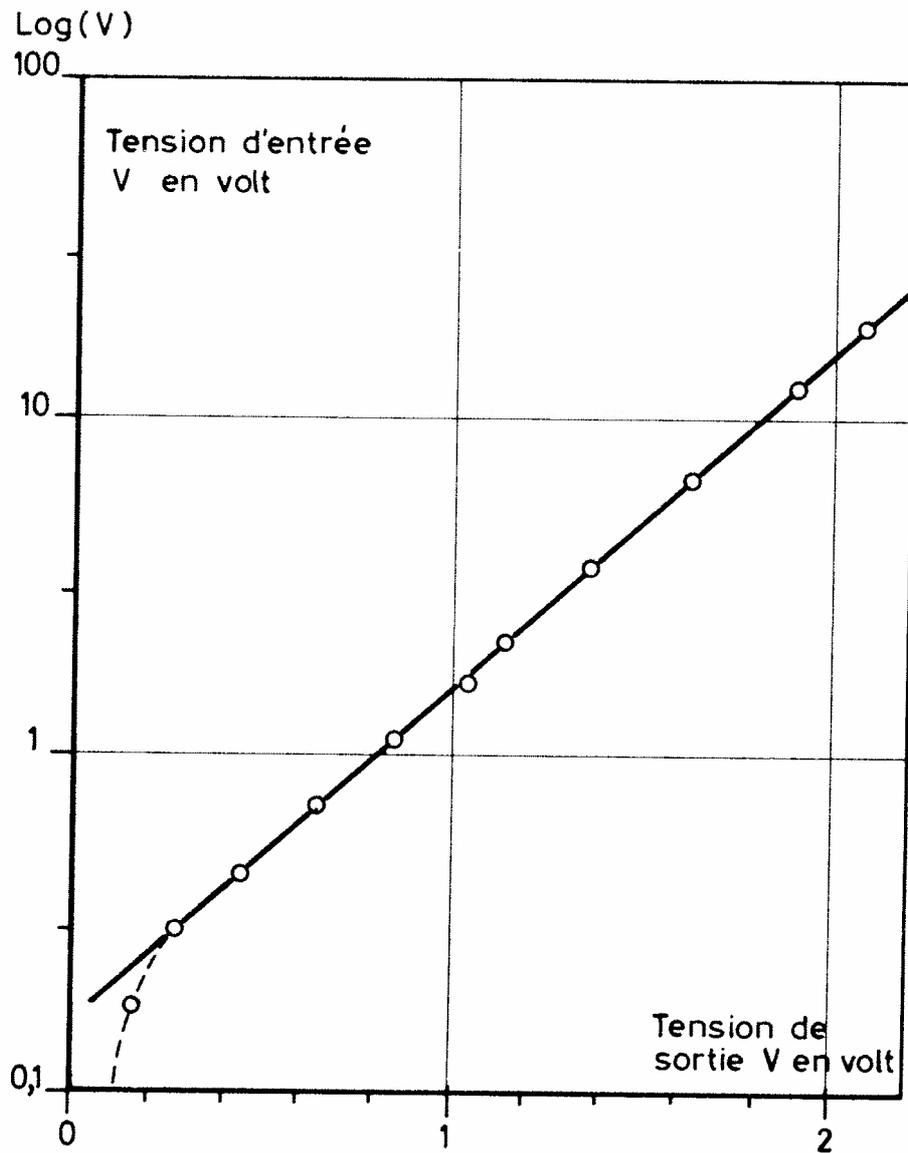


Fig.6 Etalonnage de l'échelle logarithmique

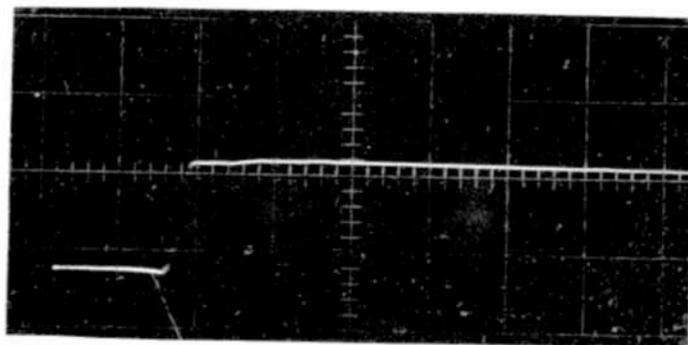


Fig.7 Temps de montée de l'échelle logarithmique
 $t = 50 \text{ ns/cm}$
 $u = 1 \text{ V/cm}$

A N N E X E

Programme pour l'approximation d'un logarithme

Le programme ci-joint est prévu en Fortran IV. Il permet de calculer les tensions $V(K)$ et $VEF(K)$ pour lesquelles on a l'intersection de la courbe logarithme et du segment de droite K , ainsi que le rapport $T(K)$ correspondant pour les résistances. Les valeurs d'entrée sont :

Domaine de mesure de 1 à D, valeur d'entrée D

Tension maximum VS MAX

Différence maximum ECART entre le logarithme et l'approximation.

```

      DIMENSION VEF(120),V(120), T(120)
40 READ 1, D, VS MAX, ECART
   1 FORMAT (2F10.1, E10.3)
   PRINT 2, D, VS MAX, ECART
   2 FORMAT (26H DOMAINE DE MESURE DE 1 A, F5.0,
125H TENSION MAX A LA SORTIE, F5.0, 16H ERREUR MAXIMUM, E8.1//)
   V(1)= 0.
   VEF(1)= 0.
   T(1) = 0.
   V(2) = VS MAX/(2.30 * ALOG10 (D) + 1.)
   VX = V(2)* 2.30
   VY = V(2)/ 2.72
   VS(X) =VX *ALOG10(X/VY)
   K=0
   VS MIN = 9.*V(2)/10.
15 Z= ABS( 1. -VS(VS MIN) /VS MIN)
   IF (Z -ECART) 10,10,11
11 VS MIN = VS MIN * 101. / 100.
   GO TO 12
10 IF ( Z- ECART* 9./10. ) 14,13,13
14 VS MIN = VS MIN * 90. / 100.
12 K=K+1
   IF (K-100) 15,16,16
16 PRINT 3
   3 FORMAT (15H K DEPASSE 100 )
   GO TO 50
13 PRINT 8, VS MIN
   8 FORMAT ( 1H, F10.4 )
```

```

DO 20 N = 1 , 100
D= 1.
F= 0
DO 21 J =1,N
D = D + T(J)
21 F = F + T(J)*V(J)
VEF(N+1) = VY*EXP ( 2.30 * V(N+1) / VX )
VE = VEF ( N+1 ) * 1.2
KA = 0
22 X= F + VE
T(N+1)=(X -VS(VE)*D)/(VS(VE)-V(N+1))
VEMO = (VE +VEF(N+1))/2.
B = ABS ( 1. - (V(N+1)+VS(VE))/( 2.*VS(VEMO)))
IF ( B.LE.ECART) GO TO 23
VE = VE *0.98
GO TO 24
23 IF ( B.GE.(0.9*ECART)) GO TO 25
VE =VE * 1.10
24 KA =KA +1
IF ( KA.LE.100) GO TO 22
PRINT 4
4 FORMAT (16H KA DEPASSE 100 )
GO TO 50
25 V(N+2) = VS ( VE )
IF ( VSMAX .LE.V(N+2)) GO TO 26
20 CONTINUE
N =100
26 NM =N +10
DO 30 L=N, NM
V(L+3) = 0.
VEF ( L+2 ) = 0.
30 T ( L+2 ) = 0.
LA =10
31 LB = LA - 9
PRINT 5 ,( V(K), K =LB, LA )
PRINT 5 ,( VEF(K), K =LB, LA )
PRINT 6 ,( T(K) , K =LB, LA )
LA =LA +10
IF ( LA -NM) 31,31,32
32 PRINT 7, K, KA
GO TO 40
5 FORMAT ( 1H , 10F12.3)
6 FORMAT ( 1H , 10F12.3//)
7 FORMAT ( 2 I15 // )
50 STOP
END

```